

## Patent Application

To: Commissioner, Patent Office:

1. Title of the Invention      Variable capacitance diode
2. Number of inventions recited in the claims: 3
3. Inventor

Address c/o Central Laboratory, Mitsubishi Electric, Co.

Nakano 30, Aza Nakano, Minami shimizu, Amagasaki-shi

Name: Saburo TAKAMIYA (and other three persons)

4. Applicant      Zip code 100  
Address      2-3, Marunouchi 2 cho-me, Chiyoda-ku, Tokyo  
Title      (601)      Mitsubishi Electric, Co.  
Representative:      Sadakazu SHINDO

5. Agent      Postal Code 100  
Address      2-3, Marunouchi 2 cho-me, Chiyoda-ku, Tokyo  
Name (6699) Patent Attorney Shinnichi KUZUNO

### 6 List of attached documents

- |     |                   |   |
|-----|-------------------|---|
| (1) | Specification     | 1 |
| (2) | Drawings          | 1 |
| (3) | Power of Attorney | 1 |

(19) Japan Patent Office (JP)

**Unexamined Japanese Patent Application KOKAI Publication**

(11) Unexamined Japanese Patent Application KOKAI Publication No. S50-142180

(43) Publication date S50.(1975) 11.15

(21) Japanese Patent Application No. S49-50153

(22) Date of filing S49.05.02

Substantive Examination is not requested

(52) JP classification

(51) Int. Cl.<sup>2</sup> H01L 29/94

99 (5) G21

## Specification

### 1. Title of the Device

Variable Capacitance Diode

### 2. Claims

(1) A variable capacitance diode comprising a semiconductor substrate, an insulation film formed on a principal surface of the semiconductor substrate, and at least one conductive film formed on the insulation film, wherein the width of the dielectric film is equal to or less than  $5 \times 10^5$  (unit  $\text{v} = \text{cm}^{-1}$ )  $\times |E/(gN)|$ , where an impurity concentration of the semiconductor device is  $N$  (unit:  $\text{cm}^{-1}$ ), a dielectric constant is  $E$  (unit:  $\text{F} = \text{cm}^{-1}$ ) and an amount of electric charge of an electron is  $g$  (unit: coulomb).

(2) A variable capacitance diode comprising a semiconductor substrate, an insulation film formed on a principal surface of the semiconductor substrate, and at least one conductive film formed on the insulation film, wherein each of the width and the length of the dielectric film is equal to or less than  $5 \times 10^5$  (unit  $\text{v} = \text{cm}^{-1}$ )  $\times |E/(gN)|$ , where an impurity concentration of the semiconductor device is  $N$  (unit:  $\text{cm}^{-1}$ ), a dielectric constant is  $E$  (unit:  $\text{F} = \text{cm}^{-1}$ ) and an amount of electric charge of an electron is  $g$  (unit: coulomb).



(2000円)

特 許

願 36 (特許法第38条ただし書)  
の規定による特許出願昭和 年 月 日  
49. 5. 2

特許庁長官殿

1. 発明の名称 カベンロリウム  
可変容量ダイオード

2. 特許請求の範囲に記載された発明の数 8

3. 発明者

住 所

花岡市南清水中町和鳴地  
三菱電機株式会社 第4研究部内

氏 名

高 宮 サブ ロウ  
三 郎 (ほか2名)

4. 特許出願人

住 所

郵便番号 100  
東京都千代田区丸の内二丁目2番3号

名 称

(601)三菱電機株式会社  
代表者 進 藤 貞 和

5. 代 理 人

住 所

郵便番号 100  
東京都千代田区丸の内二丁目2番3号  
三菱電機株式会社内

氏 名(6699)弁理士 高 野 信

6. 添付書類の目録

(1) 明 細 書	1通
(2) 図 面	1通
(3) 委 任 状	1通
(4) 出願書と請求書	1通

明 細 書

1. 発明の名称

可変容量ダイオード

2. 特許請求の範囲

(1) 半導体基体と、該半導体基体の主表面上に形成された絶縁膜と、該絶縁膜上に形成された少なくとも一つの導電性膜とを有する可変容量ダイオードにおいて、上記半導体基体の不純物濃度が  $N$  (単位  $\text{cm}^{-3}$ )、誘電率が  $\epsilon$  (単位  $\text{F} \cdot \text{cm}^{-1}$ )、そして電子の電荷量が  $e$  (単位 Coulomb) とした場合に、上記導電性膜の幅を  $b \times 10^6$  (単位  $\text{V} \cdot \text{cm}^{-1}$ )  $\times |\epsilon / (eN)|$  以下に形成したことを特徴とする可変容量ダイオード。

(2) 半導体基体と、該半導体基体の主表面上に形成された絶縁膜と、該絶縁膜上に形成された少なくとも一つの導電性膜とを有する可変容量ダイオードにおいて、上記半導体基体の不純物濃度が  $N$  (単位  $\text{cm}^{-3}$ )、誘電率が  $\epsilon$  (単位  $\text{F} \cdot \text{cm}^{-1}$ )、そして電子の電荷量が  $e$  (単位 Coulomb) とした場合に、上記導電性膜の幅を  $b \times 10^6$  (単位  $\text{V} \cdot \text{cm}^{-1}$ )  $\times |\epsilon / (eN)|$  以下に形成したことを特徴とする可変容量ダイオード。

①特開昭 50-142180

③公開日 昭50.(1975) 11.15

②特願昭 49-50153

②出願日 昭49.(1974) 5. 2

審査請求 未請求 (全5頁)

庁内整理番号

7357. 57

⑤日本分類

99G21

⑤Int. Cl<sup>3</sup>

H01L 29/94

位 Coulomb) とした場合に、上記導電性膜の幅及び長さを  $b \times 10^6$  (単位  $\text{V} \cdot \text{cm}^{-1}$ )  $\times |\epsilon / (eN)|$  以下に形成したことを特徴とする可変容量ダイオード。

8. 発明の詳細な説明

本発明は電圧変化に対する容量変化の割合を大きくした可変容量ダイオードに関するものである。

従来使用されている可変容量ダイオードは、第1図に示すように、例えば  $N$  形の領域が構成された半導体基体1で、符号2は絶縁膜8をマスクにして  $N$  形領域の所要箇所に  $P$  形不純物を選択拡散して作った  $P$  形の領域である。また符号4は上記  $P-N$  接合の接触面である。基体1の下部及び領域2の上部には夫々オーミック接触をなす導電性膜としての電極5、6 (以下単に電極と称する) が設けられている。このような  $P-N$  接合型ダイオードは、 $P-N$  接合部分に逆電圧を印加すると接触面4附近のキャリアが移動して、第1図に点線で示すような厚さ  $d_1$  の空乏

層 7 が生じ、この空乏層 7 が電圧依存性をもつことが知られている。

一般に可変容量コンデンサにおける電圧依存性は、空乏層 7 の拡がりによつて決定されるが、実際には第 1 図に示すように半導体基体 1 と絶縁膜 8 との界面附近における空乏層 7 の拡がり小さく、厚さ  $d_1$  方向だけの拡がり限定される。しかも空乏層 7 の厚さ  $d_1$  は、上記電極 6 の幅  $w_1$  とするとき、 $d_1 \ll w_1$  の関係にあり、電極 6 の幅  $w_1$  に対して空乏層 7 の厚さ  $d_1$  が変化し得る範囲は非常に小さいため、印加される電圧の変化に対して容量変化の割合を大きくすることができなかつた。

また電圧依存性は P-N 接合の接合部における不純物の分布形状によつても異なる。接合の形状は傾斜接合、階段接合及び超階段接合があり、それぞれの接合形状に対する容量の電圧依存性を図に示せば第 2 図のように表わされる。第 2 図において横軸は電圧 (V)、縦軸は容量 (C) を示している。第 2 図によれば、傾斜接合の場合には

線 A で示すように、容量は電圧の  $1/8$  乗に比例し、階段接合の場合には線 B で示すように、容量は電圧の  $1/2$  乗に比例することが解る。また超階段接合の場合には線 C で示すように、容量が電圧の  $1/2$  以上に比例するというように大きな電圧依存性を持たせることができる。したがつて従来、容量の電圧依存性が高い可変容量ダイオードを得るためには、超階段接合に形成する必要があつた。しかし超階段接合型可変容量ダイオードは、容量の変化が第 2 図線 C のように曲線的で、電圧依存性が  $1/2$  乗以上に比例する範囲が極めて少ないという欠点を有すると共に、特性が均一な可変容量ダイオードを製作することは極めて困難であつた。例えば所定の電圧を印加した時に所要の容量を持ち、所要の電圧依存性を持つ可変容量ダイオードを製作することは極めて高度な技術を必要とするばかりでなく、製造装置内の諸条件を常に一定に維持しなければならず、均一な性能を有した超階段接合型の可変容量ダイオードを量産することは実

際上不可能であつた。

而して本発明は、上述のように製作が困難な超階段接合型を使用することなしに電圧依存性を高めることができ、しかも量産した場合にも均一な特性を得ることができる新規な可変容量ダイオードを提案せんとするもので、以下図示した実施例に基づきその詳細を説明する。

第 3 図は、本発明に従う可変容量ダイオードの一実施例を示すもので、半導体基体 8 の主表面上に絶縁膜 9 が設けられている。半導体基体 8 の下部及び絶縁膜 9 の上部には、それぞれオーミック接触をなす電極 10、11 が設けられている。今、電極 10、11 に逆電圧を印加すると、電極 11 の下方域に当る半導体基体 8 のキャリアが移動して、点線で示すような空乏層 12 が生ずる。この空乏層 12 は、上記逆電圧を増加すると徐々に拡大されるが、ある電圧値（降伏電圧）以上になると、厚さ  $d$  が急激に拡大される。したがつて、ダイオードが可変容量性を持つための空乏層 12 の最大の厚さは、降伏

電圧に達する直前の電圧を印加した時に生ずる厚さ  $d$  となる。

本発明においては、空乏層 12 の厚さ  $d$  の拡がり電極 11 を中心として三次元的に拡がるようにし、容量変化を大きくするように構成している。すなわち電極 11 の幅  $w$  は、前記降伏電圧直前の電圧を印加した時の空乏層 12 の厚さ  $d$  と同等又は厚さ  $d$  より小さい寸法となるように決定される。第 3 図に示すダイオードに降伏電圧を印加した時、降伏電界強度は大略  $5 \times 10^5 \text{ V} \cdot \text{cm}^{-1}$  程度の値である。そして半導体基体 8 は、不純物濃度が  $N$  (単位  $\text{cm}^{-3}$ )、誘電率が  $\epsilon$  (単位  $\text{F} \cdot \text{cm}^{-1}$ )、また電子の電荷量が  $e$  (単位 Coulomb) であるとする。この時のダイオードに生ずる最大の空乏層の厚さ  $d$  は、 $5 \times 10^5 (\text{V} \cdot \text{cm}^{-1}) \times |\epsilon / (eN)|$  となる。したがつて電極 11 の幅  $w$  は  $5 \times 10^5 (\text{V} \cdot \text{cm}^{-1}) \times |\epsilon / (eN)|$  以下の寸法に形成される。

新様な構成をなした本発明の可変容量ダイオードに逆電圧を印加した時、第 3 図点線で示す

ように半導体基体 8 に生ずる空乏層 12 は、電極 11 下方域の厚さ方向だけでなく、横方向等の拡がりも含めた三次元的な拡がりとなる。従つて空乏層 12 の拡がりが厚さ方向だけの一次的な拡がりを示す従来のダイオードと比較して本発明のダイオードは、容量変化が大きくなる。

次に本発明に従う可変容量ダイオードにおける容量の電圧依存性を図に示せば第 4 図のように表わされる。第 4 図において横軸は電圧 (V)、縦軸は容量 (C) を示している。第 4 図に示す線  $L_1$  と線  $L_2$  は、第 8 図に示した絶縁膜 9 の厚さ  $\alpha$  を夫々変化させた場合の容量変化を示すもので、その容量変化は極めて大きく  $1/2$  乗以上の勾配を有している。第 4 図の線  $L_1$  は、絶縁膜 9 の厚さ  $\alpha$  が比較的厚い場合の容量の電圧依存性を示すもので、低電圧での容量が比較的小さく、容量が急激に変化し始める電圧が比較的高い領域にあり、電圧の上昇に対して容量の減少率が比較的小さい。一方、絶縁膜 9 の厚さが薄い場合

には、線  $L_2$  で示すように低電圧での容量が比較的大きく、容量変化が起る電圧が比較的低い領域にあり、電圧の上昇に対して容量の減少率が大きい。

従つて絶縁膜 9 の厚さ  $\alpha$  を変化させることによつて容量の電圧依存性を適宜調整することができる。

このように第 8 図に示す可変容量ダイオードの容量及び電圧依存性を決定する要素は、上述の如く電極の幅  $\mu$  と、絶縁膜 9 の厚さ  $\alpha$  の寸法である。従つてこれらを高精度に製作できれば均一な特性を有する可変容量ダイオードを製作し得ることは明らかである。絶縁膜 9 の厚さ  $\alpha$  は、例えば半導体基体 8 の熱酸化を利用することによつて  $10 \text{ \AA}$  程度の精度で製作することが容易である。また電極 11 の幅  $\mu$  も  $0.5 \mu$  以下の精度で製作することは容易である。従つて電極 11 及び絶縁膜 9 を上記の精度で製作すれば、容量及び電圧依存性が一致した可変容量ダイオードを得ることができる。

第 5 図及び第 6 図は本発明に従う可変容量ダイオードの他の実施例を示すもので、第 5 図は電極 11 を複数の細長い電極片 18 --- によつて構成している。電極片 18 --- は、幅  $\mu$  が夫々  $5 \times 10^5 (\text{V} \cdot \text{cm}^{-1}) \times |\epsilon / (qN)|$  以下の寸法に形成されており、夫等の一方端部が連結片 14 に結合されている。連結片 14 の中央部にはリード線を接続するための接続部 15 が形成されている。

第 6 図は、電極 11 を正方形形状に形成したもので、幅  $\mu$  及び長さを共に  $5 \times 10^5 (\text{V} \cdot \text{cm}^{-1}) \times |\epsilon / (qN)|$  以下の寸法に形成している。なお電極 11 は複数個設けてもよい。

上述のように電極 11 を形成することによつて、半導体基体 8 に生ずる空乏層 12 は、第 8 図に示すように三次元的な拡がりとなる。従つてダイオードの容量変化が大きくなる。

なお本発明の可変容量ダイオードの実施にあつて、半導体基体 8 の材料又は伝導型、或いは絶縁膜 9、電極 11 の材料の種類や成形方法

等によつて制限されるものではない。

叙上の如く本発明に従う可変容量ダイオードは、半導体基体の主表面に絶縁膜を設け、該絶縁膜上に敷けられる電極の幅及び長さ或いは幅のみを  $5 \times 10^5 (\text{V} \cdot \text{cm}^{-1}) \times |\epsilon / (qN)|$  以下の寸法に形成しているため、逆電圧を印加した時半導体基体に生ずる空乏層が三次元的に拡がり、電圧変化に対する容量変化の割合を大きくすることができ、更に従来の可変容量ダイオードを製作するに際しては写真製版工程、拡散工程等多数の工程を必要としていたが、これらの工程を必要とせず少ない工程で製作することができると共に、特性を均一に製作することが容易であり、充分所期の目的を達成し得実施上の効果著しいものがある。

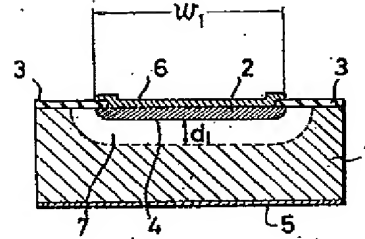
#### 4. 図面の簡単な説明

第 1 図は従来の可変容量ダイオードを示す断面図、第 2 図は従来使用されていた PN 接合の各接合の形状と容量の電圧依存性を示す図、第 3 図は本発明に従う可変容量ダイオードの一実

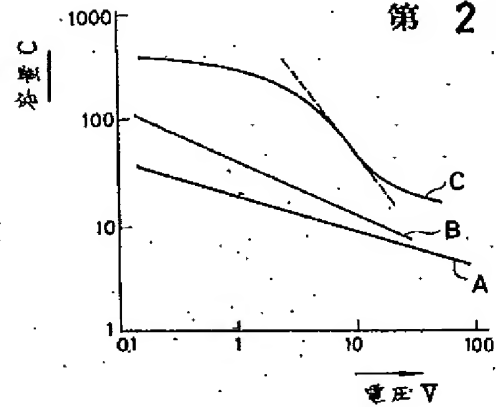
施例を示す断面図、第4図は本発明の可変容量ダイオードにおける容量の電圧依存性を示す図、第5図及び第6図は本発明に従う可変容量ダイオードの他の実施例を示す平面図である。

8・・・半導体基体    9・・・絶縁膜    10、  
11・・・導電性膜としての電極    12・・・空  
乏層    18・・・電極部    ・・・電極11の  
幅     $d$ ・・・空乏層12の厚さ     $a$ ・・・絶縁  
膜9の厚さ

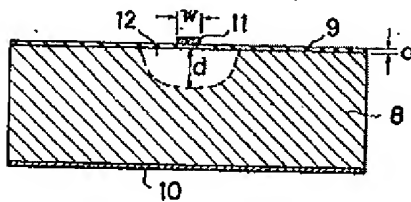
第1図



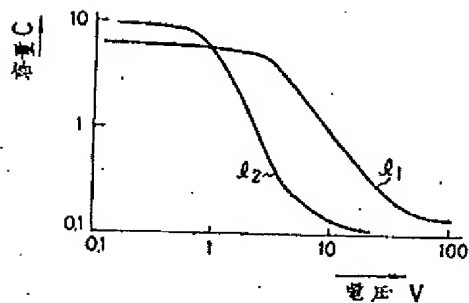
第2図



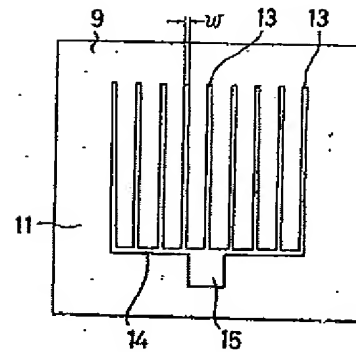
第3図



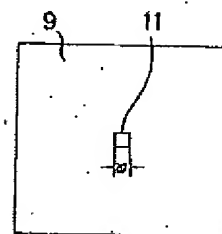
第4図



第5図



第6図



前記以外の発明者

手続補正書 50 1 6  
昭和 年 月 日

住 所

尾崎市南清水字中野町加番地  
三菱電機株式会社 第 5 研究部内

氏 名 浜 正 治

住 所 同 上

氏 名 近 藤 明 博

特許庁長官殿

1. 事件の表示 特願昭 49-50153号

2. 発明の名称 可変容量ダイオード

3. 補正をする者

事件との関係

住 所  
名 称 (601)

特許出願人

東京都千代田区丸の内二丁目2番3号

三菱電機株式会社

代表者 進 藤 貞 和

4. 代 理 人

住 所

氏 名(6699)

東京都千代田区丸の内二丁目2番3号

三菱電機株式会社内

弁理士 葛 野 信 一

特許庁

50.1.8

5. 補正命令の日付 (自発)

6. 補正の対象

「明細書の発明の詳細な説明の欄」

7. 補正の内容

- (1) 明細書第4頁第5行目「 $\frac{1}{2}$ 以上」とあるを「 $\frac{1}{2}$ 乗以上」と訂正する。
- (2) 明細書第5頁第10乃至11行目の「オミック接触をなす」を削除する。
- (3) 明細書第5頁第17行目「を増加すると除々に拡大されるが」とあるを「を加えると低電圧では存在しないが」と訂正する。
- (4) 明細書第5頁第18行目「(降伏電圧)」とあるを「(閾値電圧)」と訂正する。
- (5) 明細書第5頁第19行目「したがって」とあるを「また」と訂正する。
- (6) 明細書第10頁第10行目「写真製版」とあるを「マスク合わせ」と訂正する。

以 上